

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平11-260860

(43)公開日 平成11年(1999)9月24日

(51)Int.Cl.<sup>6</sup>

H 0 1 L 21/60  
23/10

識別記号

3 1 1

F I

H 0 1 L 21/60  
23/10

3 1 1 S  
C

審査請求 未請求 請求項の数 2 O L (全 4 頁)

(21)出願番号 特願平10-60229

(22)出願日 平成10年(1998)3月11日

(71)出願人 000005186

株式会社フジクラ  
東京都江東区木場1丁目5番1号

(72)発明者 関 善仁

千葉県佐倉市六崎1440番地 株式会社フジ  
クラ佐倉工場内

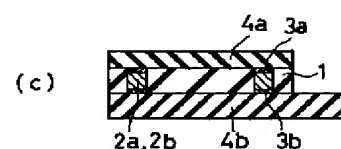
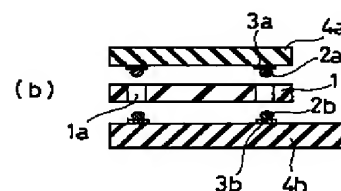
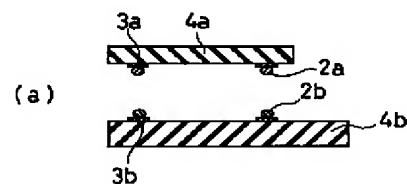
(74)代理人 弁理士 藤巻 正憲

(54)【発明の名称】 チップ部品のプリント配線基板への搭載方法

(57)【要約】

【課題】 クラックの発生を低減することができると共に、製造コストを低減することができるチップ部品のプリント配線基板への搭載方法を提供する。

【解決手段】 チップ部品4 aの電極3 a及びプリント配線基板4 bの電極3 bにはんだバンプ2 a及び2 bを形成する。次に、チップ部品4 aとプリント配線基板4 bとの間に各電極3 a及び3 bに整合する位置に孔1 aを有する樹脂含浸プリプレグ1をはんだバンプ2 a及び2 bを孔1 aに嵌合させて挟み込む。そして、プリプレグ1並びにはんだバンプ2 a及び2 bを加熱してプリプレグ1をチップ部品4 a及びプリント配線基板4 bと密着した状態で硬化させはんだバンプ2 a及び2 bを溶融させる。



## 【特許請求の範囲】

【請求項1】 チップ部品の電極及びプリント配線基板の電極にはんだバンプを形成する工程と、前記チップ部品と前記プリント配線基板との間に前記各電極に整合する位置に孔を有する樹脂含浸プリプレグを前記はんだバンプを前記孔に嵌合させて挟み込む工程と、前記プリプレグ及び前記はんだバンプを加熱して前記プリプレグを前記チップ部品及び前記プリント配線基板と密着した状態で硬化させ前記はんだバンプを溶融させる工程とを有することを特徴とするチップ部品のプリント配線基板への搭載方法。

【請求項2】 前記プリプレグ及び前記はんだバンプを加熱する工程は、前記チップ部品を前記プリント配線基板側に押圧し前記プリント配線基板を前記チップ部品側に押圧しながら行うことを特徴とする請求項1に記載のチップ部品のプリント配線基板への搭載方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、デジタルビデオカメラ等の電子機器の内部回路を作製する際にプリント配線基板上にエリアアレイチップ部品を搭載するのに好適なチップ部品のプリント配線基板への搭載方法に関し、特に、チップ部品とプリント配線基板との隙間を均一に充填することができるチップ部品のプリント配線基板への搭載方法に関する。

## 【0002】

【従来の技術】近時、電子機器の軽薄短小化に伴い、プリント配線基板にチップ部品を実装する方法として、BGA (Ball Grid Array)、CSP (Chip Sized Package) 又はベアチップ (Bare chip) とよばれるチップ部品の下面に電極を配置したエリアバンプ部品のフリップチップ実装方法が採用されてきている。

【0003】しかし、フリップチップ実装方法によりチップ部品とプリント配線基板とを接続する場合、リード端子を使用する場合等と異なり、基板の熱膨張又は収縮による影響を緩和する遊びがないため、熱サイクル試験後に電気的接続が不確実となるという欠点がある。このため、従来、チップ部品の実装後にプリント配線基板とチップ部品との間に封止材と呼ばれる、例えば、熱硬化性エポキシ系の樹脂材を充填し硬化させている。

【0004】図3は従来のチップ部品のプリント配線基板への搭載方法を示すフローチャートであり、図4(a)乃至(d)はその搭載方法を工程順に示す断面図である。従来の搭載方法においては、先ず、図3及び4(a)に示すように、チップ部品14aの電極13a上にキャピラリー15を使用してバンプ12を形成する(ステップS1)。このバンプ12は、例えば、金バンプ又は共晶組成を有するはんだバンプである。なお、バンプをプリント配線基板上に形成する場合もある。

【0005】次に、図3及び4(b)に示すように、バ

ンプ12をプリント配線基板14bの電極13bに整合させてチップ部品14aをプリント配線基板14b上に載置する。そして、これらをリフロー炉へ挿入することにより、バンプ12を溶融させてフリップチップ実装を行う(ステップS2)。

【0006】次いで、図3及び4(c)に示すように、プリント配線基板14b等をリフロー炉から取り出した後、ディスペンサ16等によりチップ部品14aの周囲に熱硬化性エポキシ樹脂等の封止材11を塗布し、毛細管現象によりチップ部品14aとプリント配線基板14bとの隙間に封止材11を拡がらせる(ステップS3)。

【0007】そして、図3及び4(d)に示すように、封止材11を硬化させて搭載を完了する(ステップS4)。

## 【0008】

【発明が解決しようとする課題】しかしながら、上述の従来の方法によりチップ部品をプリント配線基板へ搭載した場合、封止材11の充填不足が生じることがあるという問題点がある。図5は封止材の充填不足の状態を示す断面図である。つまり、従来の搭載方法では、チップ部品14aの側方から封止材11を塗布しているので、図5に示すように、チップ部品14aとプリント配線基板14bとの隙間の中央部にボイド17とよばれる空隙が生じる場合がある。このボイド17の形成はチップ部品14a又接続部でのクラック発生の原因となる。

【0009】また、従来の搭載方法にはディスペンサ等の設備及び材料等が必要であると共に、その工程中には封止材11の塗布工程が必要であり、コストが高いという問題点もある。

【0010】本発明はかかる問題点に鑑みてなされたものであって、クラックの発生を低減することができると共に、製造コストを低減することができるチップ部品のプリント配線基板への搭載方法を提供することを目的とする。

## 【0011】

【課題を解決するための手段】本発明に係るチップ部品のプリント配線基板への搭載方法は、チップ部品の電極及びプリント配線基板の電極にはんだバンプを形成する工程と、前記チップ部品と前記プリント配線基板との間に前記各電極に整合する位置に孔を有する樹脂含浸プリプレグを前記はんだバンプを前記孔に嵌合させて挟み込む工程と、前記プリプレグ及び前記はんだバンプを加熱して前記プリプレグを前記チップ部品及び前記プリント配線基板と密着した状態で硬化させ前記はんだバンプを溶融させる工程とを有することを特徴とする。

【0012】前記プリプレグ及び前記はんだバンプを加熱する工程は、前記チップ部品を前記プリント配線基板側に押圧し前記プリント配線基板を前記チップ部品側に押圧しながら行うことができる。

【0013】本発明においては、プリプレグに孔を穿設し、この孔を介してチップ部品の電極とプリント配線基板の電極とを電気的に接続しているため、チップ部品とプリント配線基板との間にボイドが生じる虞が低く、クラックの発生を著しく低減することができる。また、孔によりはんだバンプが案内されるので、チップ部品とプリント配線基板との位置合わせが容易である。更に、封止材の塗布工程は不要であるため、工程、設備及び材料のコストの削減が可能である。

#### 【0014】

【発明の実施の形態】以下、本発明の実施例に係るチップ部品のプリント配線基板への搭載方法について、添付の図面を参照して具体的に説明する。図1(a)乃至(c)は本発明の実施例に係るチップ部品のプリント配線基板への搭載方法を工程順に示す断面図であり、図2は本実施例に使用されるプリプレグを示す平面図である。本実施例においては、先ず、図1(a)に示すように、例えば、キャピラリを使用してチップ部品4aの電極3a上にはんだバンプ2aを、プリント配線基板4bの電極3b上にはんだバンプ2bを形成する。このとき、はんだバンプ2a及び2bの径は、例えば、0.08乃至0.1mm程度であり、それらの和は、搭載終了時における所望のチップ部品4aとプリント配線基板4bとの間隔よりも大きいものである。

【0015】本実施例においては、チップ部品4aとプリント配線基板4bとの隙間の充填材として、従来の封止材の代わりにプリプレグ1が使用される。プリプレグ1には、例えば、樹脂を含浸した半硬化状の紙フェノール又はガラスエポキシ基板等が使用される。プリプレグ1は板形状を有しており、その厚さは前述の搭載終了時における所望のチップ部品4aとプリント配線基板4bとの間隔と一致する。また、その板表面の大きさはチップ部品4のものとほぼ一致する。

【0016】はんだバンプ2a及び2bを形成した後、図2に示すように、チップ部品4aの電極3a及びプリント配線基板4bの電極3bと整合するプリプレグ1の位置に、例えば、レーザを使用して厚さ方向に貫通する複数個の孔1aを穿設する。この孔1aの径は、例えば、0.1乃至0.15mm程度であり、はんだバンプ2a及び2bの径よりも大きいものである。

【0017】次に、図1(b)に示すように、チップ部品4aの電極3aに形成されたはんだバンプ2aとプリント配線基板4bの電極3bに形成されたはんだバンプ2bとを孔1aに嵌合させこの孔1aを介して当接させる。つまり、チップ部品4aとプリント配線基板4bとによりプリプレグ1が挟み込まれることとなる。

【0018】次いで、図1(c)に示すように、チップ部品4aをプリント配線基板4b側に押圧しプリント配線基板4bをチップ部品4a側に押圧してチップ部品4a、プリプレグ1及びプリント配線基板4bを挟持しな

がら加熱することにより、プリプレグ1をチップ部品4a及びプリント配線基板4bと密着した状態で完全に硬化させると共に、はんだバンプ2a及び2bを溶融させて電極3aと電極3bとの間の電気的接続を行う。そして、これらを冷却してはんだバンプ2a及び2bを硬化させることにより、チップ部品4a、プリプレグ1及びプリント配線基板4bを一体化する。

【0019】本実施例においては、プリプレグ1に孔1aを穿設し、これを介してチップ部品4aの電極3aとプリント配線基板4bの電極3bとを電気的に接続しているため、チップ部品4aとプリント配線基板4bとの間にボイドが生じる虞がない。このため、クラックの発生を著しく低減することができる。更に、孔1aによりはんだバンプ2a及び2bが案内されるので、電極3aと電極3bとの位置合わせが容易である。

【0020】また、プリプレグ1にプリント配線基板4bと同じ材料を使用すると、完成品の全体的な熱膨張率の変化が極めて小さくなり、これにより、クラックの発生を更に一層抑制することができるため、熱サイクル試験の信頼性が向上する。

【0021】なお、本実施例においては、はんだバンプ2a及び2bを形成した後、プリプレグ1に孔1aを穿設したが、本発明はこれに限定されるものではない。つまり、プリプレグ1に孔1aを穿設した後、はんだバンプ2a及び2bを形成してもよい。

【0022】また、本発明においては、プリプレグに穿設した孔の側壁にスルーホールめっきを施すことが望ましい。スルーホールめっきを施すことにより、チップ部品の電極とプリント配線基板の電極との間の電気的接続をより確実に行うことができる。

#### 【0023】

【発明の効果】以上詳述したように、本発明によれば、プリプレグに孔を穿設し、この孔を介してチップ部品の電極とプリント配線基板の電極とを電気的に接続しているため、チップ部品とプリント配線基板との間にボイドが生じる虞が低く、クラックの発生を著しく低減することができる。これにより、熱サイクル試験の信頼性が向上する。また、プリプレグに穿設した孔によりはんだバンプが案内されるので、チップ部品とプリント配線基板との位置合わせが極めて容易である。更に、封止材の塗布工程は不要であるため、搭載工程は極めて簡便なものとなり、工程、設備及び材料のコストを削減することができる。

#### 【図面の簡単な説明】

【図1】本発明の実施例に係るチップ部品のプリント配線基板への搭載方法を工程順に示す断面図である。

【図2】本発明の実施例に使用されるプリプレグを示す平面図である。

【図3】従来のチップ部品のプリント配線基板への搭載方法を示すフローチャートである。

5

6

【図4】同じく、チップ部品のプリント配線基板への搭載方法を工程順に示す断面図である。

【図5】封止材の充填不足の状態を示す断面図である。

【符号の説明】

1 ; プリプレグ

1 a ; 孔

2 a、2 b、1 2 ; パンプ

3 a、3 b、1 3 a、1 3 b ; 電極

4 a、1 4 a ; チップ部品

4 b、1 4 b ; プリント配線基板

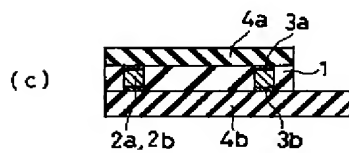
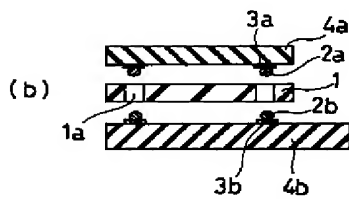
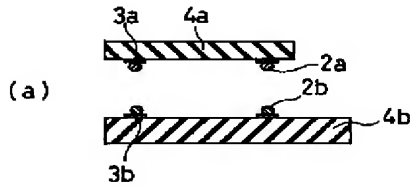
1 1 ; 封止材

1 5 ; キャピラリ

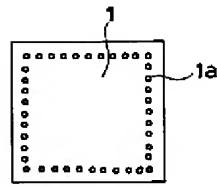
1 6 ; ディスペンサ

1 7 ; ボイド

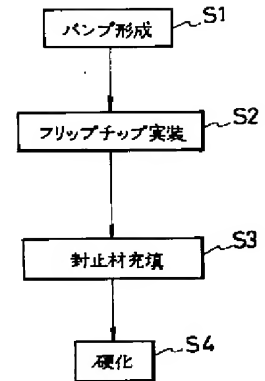
【図1】



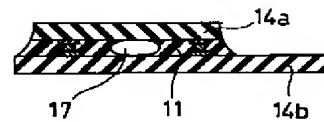
【図2】



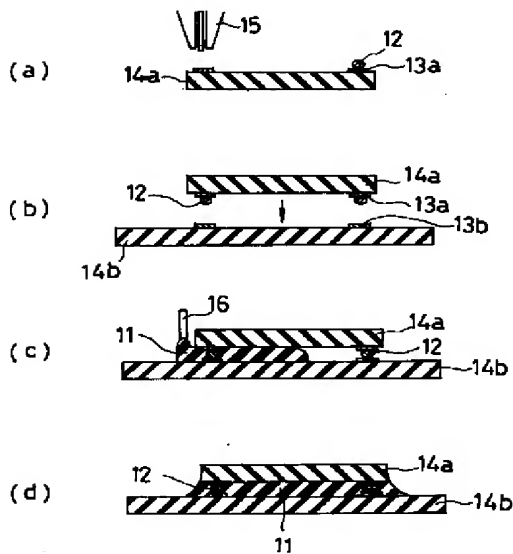
【図3】



【図5】



【図4】



**PAT-NO:** JP411260860A  
**DOCUMENT-IDENTIFIER:** JP 11260860 A  
**TITLE:** METHOD FOR  
MOUNTING CHIP  
PARTS ON PRINTED  
WIRING BOARD  
**PUBN-DATE:** September 24, 1999

**INVENTOR-INFORMATION:**

<b>NAME</b>	<b>COUNTRY</b>
SEKI, YOSHIHITO	N/A

**ASSIGNEE-INFORMATION:**

<b>NAME</b>	<b>COUNTRY</b>
FUJIKURA LTD	N/A

**APPL-NO:** JP10060229  
**APPL-DATE:** March 11, 1998

**INT-CL (IPC):** H01L021/60 ,  
H01L023/10

**ABSTRACT:**

PROBLEM TO BE SOLVED: To provide a method for mounting a chip parts on a printed wiring board, in which the generation of cracks can be reduced, and manufacturing cost can be reduced.

SOLUTION: Solder bumps 2a and 2b are formed at an electrode 3a of a chip parts 4a and an electrode 3b of a printed wiring board 4b. Next, a resin impregnated prepreg 1 having a hole 1a at position in matching with each electrodes 3a and 3b is interposed between the chip part 4a and the printed wiring board 4b, while the solder bumps 2a and 2b are fit and pinched into the hole 1a. Then, the prepreg 1 and the solder bumps 2a and 2b are heated, and the prepreg 1 is hardened, while the chip parts 4a and the printed circuit board 4b are adhered to each other, and the solder bumps 2a and 2b are made to melt.

COPYRIGHT: (C) 1999, JPO